



UNIVERSIDAD DE SEVILLA

EL VICERRECTOR DE INVESTIGACIÓN
DE LA UNIVERSIDAD DE SEVILLA

CORRECCIÓN DE ERROR MATERIAL SEGÚN ART. 109.2 DE LA LEY 39/2015, 1 DE OCTUBRE, DE RÉGIMEN JURÍDICO DE LAS ADMINISTRACIONES PÚBLICAS Y EL PROCEDIMIENTO ADMINISTRATIVO COMÚN, DE LA CONVOCATORIA DE 9 DE NOVIEMBRE DE 2020, DEL VICERRECTORADO DE INVESTIGACIÓN DE LA UNIVERSIDAD DE SEVILLA, DEL ANEXO 013, DE LA CONVOCATORIA DE SELECCIÓN PARA LA CONTRATACIÓN TEMPORAL DE PERSONAL TÉCNICO E INVESTIGADOR ASOCIADO A PROYECTOS DE INVESTIGACIÓN

Advertido error en el anexo 013, se procede a la modificación del apartado “Tareas a realizar”, de la convocatoria de noviembre, REFERENCIA: INV-11-2020-I-013.

Donde dice:

TAREAS A REALIZAR: (“DISEÑO DE SOLUCIONES HARDWARE PARA GESTIONAR CON CONFIANZA, SEGURIDAD Y PRIVACIDAD LA IDENTIDAD DE LAS PERSONAS Y COSAS EN EL MARCO DE LA IOT (TEC2017-83557-R)”):


Tareas a realizar dentro del Hito 4 (“Diseño de ASIC para wearable no falsificable que autentique a personas”) y apoyar en las tareas del Hito 6 (“Desarrollo de demostradores”) dentro del proyecto “DISEÑO DE SOLUCIONES HARDWARE PARA GESTIONAR CON CONFIANZA, SEGURIDAD Y PRIVACIDAD LA IDENTIDAD DE LAS PERSONAS Y COSAS EN EL MARCO DE LA IOT (TEC2017-83557-R)”.

Debe decir:

TAREAS A REALIZAR: “DISEÑO DE SOLUCIONES HARDWARE PARA GESTIONAR CON CONFIANZA, SEGURIDAD Y PRIVACIDAD LA IDENTIDAD DE LAS PERSONAS Y COSAS EN EL MARCO DE LA IOT (TEC2017-83557-R)”:

- Tareas a realizar dentro del Hito 4:
 - (a) evaluar los módulos TRNG y PUF desarrollados por el equipo en FPGAs de distintas tecnologías y con distintas condiciones de operación, y
 - (b) describirlos como módulos IP para una FPGA de la familia Zynq.
- Apoyar en las tareas del Hito 6:
 - (a) el desarrollo de un demostrador basado en un SoC Zynq de Xilinx,
 - (b) el desarrollo de un demostrador basado en el chipset ESP32 de Espressif.

Código Seguro De Verificación	2a7wkfHo8kUuSYxsSfjlIA==	Fecha	17/12/2020
Firmado Por	JULIAN MARTINEZ FERNANDEZ	Página	1/2
Url De Verificación	https://pfirma.us.es/verifirma/code/2a7wkfHo8kUuSYxsSfjlIA==		



En Sevilla, a la fecha de la firma del Vicerrector de Investigación

Código Seguro De Verificación	2a7wkfHo8kUuSYxsSfjlIA==	Fecha	17/12/2020
Firmado Por	JULIAN MARTINEZ FERNANDEZ		
Url De Verificación	https://pfirma.us.es/verifirma/code/2a7wkfHo8kUuSYxsSfjlIA==	Página	2/2

